

VOLTAGE DOUBLER RECTIFYING CIRCUIT

Patent Number: JP5252745
Publication date: 1993-09-28
Inventor(s): YONEDA TAMOTSU
Applicant(s): FUJI ELECTRIC CO LTD
Requested Patent: ☒ JP5252745
Application Number: JP19920044998 19920303
Priority Number(s):
IPC Classification: H02M7/10
EC Classification:
Equivalents:

Abstract

PURPOSE: To obtain a small-sized and highly reliable voltage doubler rectifying circuit by providing the circuit with a protective circuit which reduces a reverse voltage to be applied to an electrolytic capacitor when a power switch is closed in a positive half cycle of the a.c. supply voltage.

CONSTITUTION: In a protective circuit 11 which is parallelly connected to an electrolytic capacitor, a diode is used. When a power switch 9 is closed at the t0 point, a peak of the a.c. supply voltage 'v' in a positive half cycle, the diode of the protective circuit 11 and a diode 3 come to the conduction state and then charging current flows in a second capacitor 4. At that time, the electrolytic capacitor 1 gets shorted due to the diode of the protective circuit 11 which is caused to conduct due to the positive a.c. supply voltage. Therefore, a reverse voltage to be applied to the electrolytic capacitor 1 is controlled to -VF which corresponds to a forward voltage of the diode 11. As a result, the electrolytic capacitor gets around bad influences and thereby a small-size and highly reliable half-wave voltage doubler rectifying circuit with stable voltage can be obtained.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-252745

(43) 公開日 平成5年(1993)9月28日

(51) Int.Cl.⁶

H 0 2 M 7/10

識別記号

庁内整理番号

F I

技術表示箇所

Z 9180-5H

審査請求 未請求 請求項の数 3 (全 5 頁)

(21) 出願番号 特願平4-44998
(22) 出願日 平成4年(1992)3月3日

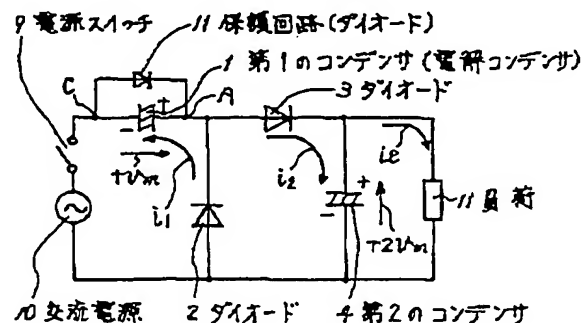
(71) 出願人 000005234
富士電機株式会社
神奈川県川崎市川崎区田辺新田1番1号
(72) 発明者 米田 保
神奈川県川崎市川崎区田辺新田1番1号
富士電機株式会社内
(74) 代理人 弁理士 山口 巖

(54) 【発明の名称】 倍電圧整流回路

(57) 【要約】

【目的】 電源スイッチの投入時に電解コンデンサに逆電圧が印加されることを防ぐことにより、小型で信頼性の高い倍電圧整流回路を得ることにある。

【構成】 交流電源10の電圧の負の半サイクルで充電される第1のコンデンサ1と、交流電源電圧の正の半サイクルで2倍電圧充電される第2のコンデンサ4を含む半波倍電圧整流回路において、第1のコンデンサ1を交流電源側に陰極が接続された電解コンデンサとし、この電解コンデンサが電源スイッチ9を交流電源電圧の正の半サイクルで投入した時電解コンデンサに加わる逆方向電圧を低減する保護回路、例えば電解コンデンサに並列接続されたダイオード11を備え、かつこのダイオードの陽極を電解コンデンサの陰極に接続するよう構成されるものとする。



(2)

特開平5-252745

1

【特許請求の範囲】

【請求項1】交流電源電圧の負の半サイクルで充電される第1のコンデンサと、交流電源電圧の正の半サイクルで2倍電圧充電される第2のコンデンサを含む半波倍電圧整流回路において、第1のコンデンサが交流電源側に陰極が接続された電解コンデンサからなり、この電解コンデンサが、電源スイッチを前記交流電源電圧の正の半サイクルで投入した時前記電解コンデンサに加わる逆方向電圧を低減する保護回路を備えてなることを特徴とする倍電圧整流回路。

【請求項2】保護回路が電解コンデンサに並列接続されたダイオードからなることを特徴とする請求項1記載の倍電圧整流回路。

【請求項3】電解コンデンサの陰極にダイオードの陽極側が接続されてなることを特徴とする請求項2記載の倍電圧整流回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、電解コンデンサを用いた半波倍電圧整流回路、ことに電解コンデンサの信頼性を向上した倍電圧整流回路に関する。

【0002】

【従来の技術】図3は従来の半波倍電圧整流回路を示す接続図である。図において、半波倍電圧整流回路は、電源スイッチ9を有する交流電源10に、図中矢印で示す充電電流 i_1 を通流方向とするダイオード2と第1のコンデンサ1との直列回路を接続し、さらにダイオード2に並列に図中矢印で示す充電電流 i_1 を通流方向とするダイオード3と第2のコンデンサ4との直列回路を接続することにより構成され、第2のコンデンサ4に並列に外部負荷回路11が接続される。

【0003】図4は従来の半波倍電圧整流回路の電源スイッチ投入時における動作を示すタイムチャートであり、交流電源10の電圧を $v = v_m \sin \omega t$ とし、負荷電流 i_L が流し得る充電電流 i_{c1}, i_{c2} に比べて著しく小さいものと仮定する。図において、交流電源電圧 v の負の半サイクルの立ち下がり時点 t_1 で電源スイッチ9がオンしたと仮定すると、ダイオード2が導通状態となって第1のコンデンサ1に充電電流 i_{c1} が矢印方向に流れ、第1のコンデンサ1は図中矢印を正方向とする充電電圧 $+v$ 。(交流電源電圧の波高値 v_m に相当)に充電される。次いで、 t_2 時点で交流電源電圧が正の半サイクルに変化するとダイオード2に代わってダイオード3が導通状態となって充電電流 i_{c2} が流れ、第2のコンデンサは第1のコンデンサの充電電圧 $+v$ と交流電源電圧の正の半サイクル電圧との和に相当する充電電圧で充電され、図中矢印で示す方向を正方向とする最大 $+2v_m$ を負荷11に供給することができる。

【0004】ところで、上述の半波倍電圧整流回路では、第1のコンデンサ1が回路に直列に接続されている

2

ため、負荷電流 i_L が大きくなると第2のコンデンサ4の出力電圧が大幅に低下するため、これを防ぐため第1のコンデンサ1の静電容量をなるべく大きくすることが必要になる。しかしながら、第1のコンデンサを大容量化することによって生ずる倍電圧整流回路の大型化を防ぐことも必要であり、ことに交流電源10が例えば商用周波数の低周波電源である場合第1のコンデンサの小型化が必要になる。そこで、同一体積のフィルムコンデンサなどの無極性コンデンサに比べ、有極性ではあるが著しく大きな静電容量を容易に得られる電解コンデンサを第1のコンデンサに使用することにより、小型で出力電流の大きい半波倍電圧整流回路を構成したものが知られている。

【0005】

【発明が解決しようとする課題】電解コンデンサは周知のように、アルミニウム、タンタル等の金属テープを陰極、一方の面に電解酸化処理により酸化皮膜(化成皮膜)を形成した金属テープを陽極として、両者の間に電解液含浸層を挟んだ構造となっている。また、電解コンデンサには極性があり、陽極が正電位(+)となるよう充電することにより酸化皮膜が電気的絶縁層(誘電体)として機能して電荷を蓄積できるが、陽極が負電位(-)となるような逆電圧を印加すると酸化皮膜が誘電体として機能せず、電荷を蓄積できないばかりか、酸化皮膜が徐々に損傷し、ついには順方向の電圧にも耐えない破壊状態に進展する。

【0006】ところで、第1のコンデンサ1に電解コンデンサを用いた場合、電源スイッチ9が図4に示す交流電源電圧 v の正の半サイクルのピーク値に相当する t_0 時点で投入されたと仮定する。この時、ダイオード2がオフ、ダイオード3がオン状態となり、第1のコンデンサ1としての電解コンデンサはその陰極側に交流電源電圧の正の半サイクルを受けて $-v$ に逆充電されるという不都合が発生する。逆充電される時間が短いのと、電解コンデンサにある程度の自己回復性があることにより、電解コンデンサが直ちに破壊することはないが、このような状態が繰り返されることにより電解コンデンサの性能が徐々に低下するため、半波倍電圧整流回路の信頼性に悪影響を及ぼすという問題が生ずる。

【0007】この発明の目的は、電源スイッチの投入時に電解コンデンサに逆電圧が印加されることを防ぐことにより、小型で信頼性の高い倍電圧整流回路を得ることにある。

【0008】

【課題を解決するための手段】上記課題を解決するために、この発明によれば、交流電源電圧の負の半サイクルで充電される第1のコンデンサと、交流電源電圧の正の半サイクルで2倍電圧充電される第2のコンデンサを含む半波倍電圧整流回路において、第1のコンデンサが交流電源側に陰極が接続された電解コンデンサからな

3

り、この電解コンデンサが、電源スイッチを前記交流電源電圧の正の半サイクルで投入した時前記電解コンデンサに加わる逆方向電圧を低減する保護回路を備えてなるものとする。

【0009】また、保護回路が電解コンデンサに並列接続されたダイオードからなるものとする。さらに、電解コンデンサの陰極にダイオードの陽極が接続されてなるものとする。

【0010】

【作用】この発明の構成において、交流電源電圧の負の半サイクルで充電される第1のコンデンサと、交流電源電圧の正の半サイクルで2倍電圧充電される第2のコンデンサとを含む半波倍電圧整流回路において、第1のコンデンサを交流電源側に陰極が接続された電解コンデンサとし、この電解コンデンサが電源スイッチを交流電源電圧の正の半サイクルで投入した時電解コンデンサに加わる逆方向電圧を低減する保護回路、例えば電解コンデンサに並列接続されたダイオードを備え、かつこのダイオードの陽極を電解コンデンサの陰極に接続するよう構成したことにより、電源スイッチが交流電源電圧の正の半サイクルで投入されて電解コンデンサの陰極に逆電圧が印加されると、保護回路としてのダイオードが導通し、これに並列接続された電解コンデンサに加わる逆電圧をダイオードの順方向電圧に相当する低電圧に抑制するので、電解コンデンサへの悪影響は回避され、したがって第1のコンデンサに電解コンデンサを用いることにより小型化された半波倍電圧整流回路の信頼性を向上する機能が得られる。

【0011】

【実施例】以下、この発明を実施例に基づいて説明する。図1はこの発明の実施例になる半波倍電圧整流回路を示す接続図、図2は実施例になる半波倍電圧整流回路の電源スイッチ投入時の動作を示すタイムチャートであり、従来技術と同じ構成部分には同一参照符号を付すことにより、重複した説明を省略する。図において、第1のコンデンサ1には電解コンデンサが用いられ、その陰極Cが電源スイッチ9を介して交流電源10に接続される。また、電解コンデンサに並列接続された保護回路11にはダイオードが用いられ、そのアノードが電解コンデンサの陰極Cに、そのカソードが電解コンデンサの陽極Aに接続される。

【0012】このように構成された保護回路を有する半波倍電圧整流回路において、電源スイッチ9が交流電源電圧 v の正の半サイクルのピーク値にあたる t 、時点で投入されると仮定すると、保護回路のダイオード11およびダイオード3が導通状態となって第2のコンデンサ4に充電電流が流れる。この時、電解コンデンサ1は正の交流電源電圧に対し、導通した保護回路のダイオード11によって短絡された状態となるので、電解コンデンサ1に加わる逆電圧はダイオード11の順方向電圧に相

(3)

特開平5-252745

4

当する $-V$ 、に抑制されることになり、電解コンデンサ1に交流電源電圧の波高値 v 、に相当する高い逆電圧が印加されることによって生ずる電解コンデンサの損傷をほぼ完全に回避することができる。また、第1のコンデンサ1に電解コンデンサを用いることにより、コンデンサを大型化することなくその静電容量を増大できるので、負荷電流 i に対する電圧降下の少なく、信頼性の高い半波倍電圧整流回路を提供できる利点が得られる。

【0013】

【発明の効果】この発明は前述のように、交流電源電圧の負の半サイクルで充電される第1のコンデンサと、交流電源電圧の正の半サイクルで2倍電圧充電される第2のコンデンサとを含む半波倍電圧整流回路において、第1のコンデンサを交流電源側に陰極が接続された電解コンデンサとし、この電解コンデンサが電源スイッチを交流電源電圧の正の半サイクルで投入した時電解コンデンサに加わる逆方向電圧を低減する保護回路、例えば電解コンデンサに並列接続されたダイオードを備え、かつこのダイオードの陽極を電解コンデンサの陰極に接続するよう構成した。その結果、電源スイッチが交流電源電圧の正の半サイクルで投入されて電解コンデンサの陰極に逆電圧が印加されると、保護回路としてのダイオードが導通し、これに並列接続された電解コンデンサに加わる逆電圧をダイオードの順方向電圧に相当する低い電圧に抑制するので、従来の倍電圧整流回路で問題となった電解コンデンサへの悪影響は回避され、したがって第1のコンデンサに電解コンデンサを用いることにより小型化されるとともに電圧が安定し、保護回路によって信頼性が向上した半波倍電圧整流回路を提供することができる。

【図面の簡単な説明】

【図1】この発明の実施例になる半波倍電圧整流回路を示す接続図

【図2】実施例になる半波倍電圧整流回路の電源スイッチ投入時の動作を示すタイムチャート

【図3】従来の半波倍電圧整流回路を示す接続図

【図4】従来の半波倍電圧整流回路の電源スイッチ投入時における動作を示すタイムチャート

【符号の説明】

- 1 第1のコンデンサ (電解コンデンサ)
- 2 ダイオード
- 3 ダイオード
- 4 第2のコンデンサ
- 9 電源スイッチ
- 10 交流電源
- 11 保護回路 (ダイオード)
- + v 、 第1のコンデンサの充電電圧
- + $2v$ 、 第2のコンデンサの充電電圧
- v 、 第1のコンデンサに加わる逆電圧 (従来)
- V 、 第1のコンデンサの低減された逆電圧 (実施

(4)

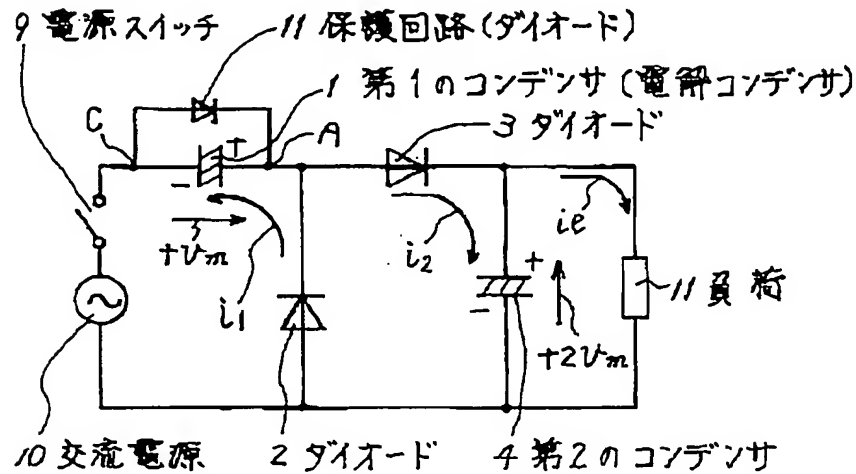
特開平5-252745

5

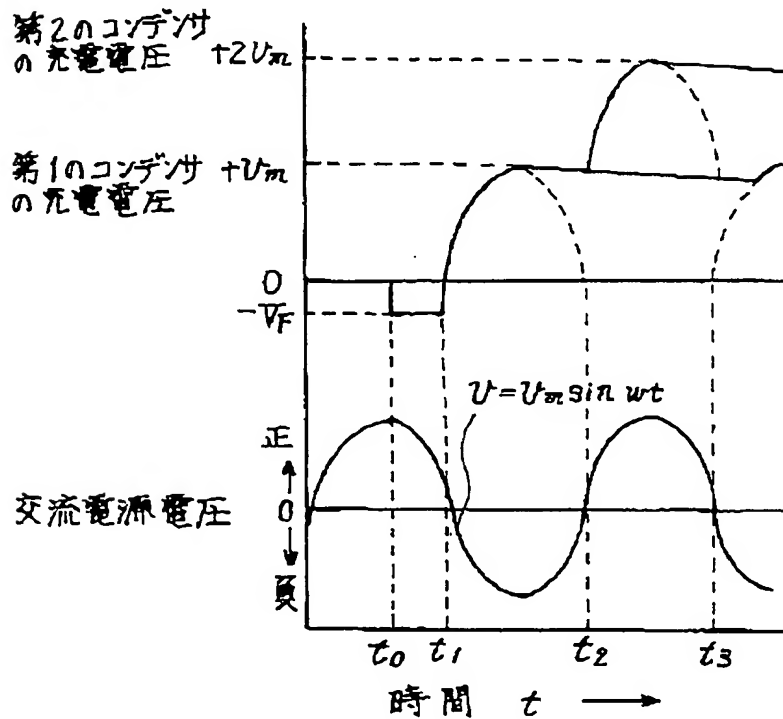
6

例)

【図1】



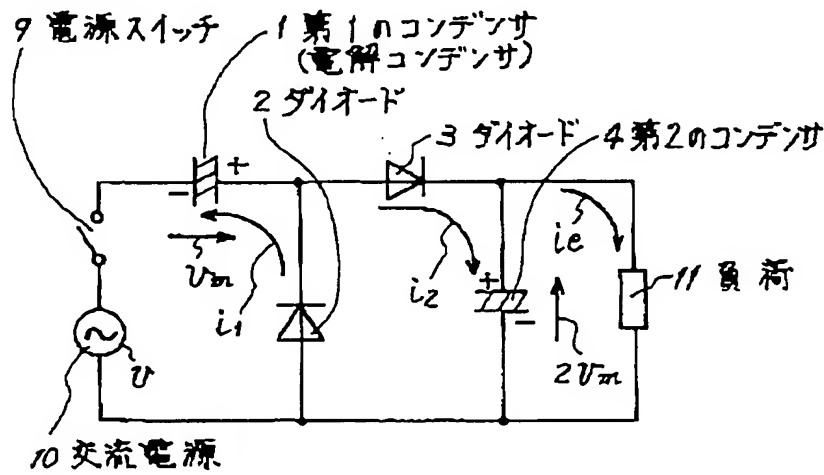
【図2】



(5)

特開平5-252745

【図3】



【図4】

